

附件 1

“信息光子技术”重点专项 2021 年度 项目申报指南

为落实“十四五”期间国家科技创新有关部署安排，国家重点研发计划启动实施“信息光子技术”重点专项。根据本重点专项实施方案的部署，现发布 2021 年度项目申报指南。

本重点专项总体目标是：积极抢抓新型光通信、光计算与存储、光显示与交互等信息光子技术发展的机遇，重点研发相关核心芯片与器件，支撑通信网络、高性能计算、物联网等应用领域的快速发展，满足国家战略需求。

2021 年度指南部署坚持问题导向、分步实施、重点突出的原则，围绕光通信器件及集成技术、光计算与存储技术、光显示与交互技术 3 个技术方向，按照基础前沿技术、工艺与共性技术、关键核心技术三个层面，拟启动 23 项任务，拟安排国拨经费 3.5 亿元。其中，围绕半导体激光器芯片、电光调制器芯片、光子集成芯片等技术方向，拟部署 9 个青年科学家项目，拟安排国拨经费 4500 万元，每个项目 500 万元。除青年科学家项目外，配套经费与国拨经费比例不低于 1:1。

项目统一按指南二级标题（如 1.1）的研究方向申报。除特殊说明外，每个方向拟支持项目数为 1~2 项，实施周期不超过 3 年。

申报项目的研究内容必须涵盖二级标题下指南所列的全部研究内容和考核指标。基础研究类项目下设课题不超过4个，项目参与单位总数不超过6家；共性技术类和关键核心技术类项目下设课题数不超过5个，项目参与单位总数不超过10家。项目设1名项目负责人，项目中每个课题设1名课题负责人。

青年科学家项目不再下设课题，项目参与单位总数不超过3家。项目设1名项目负责人，青年科学家项目负责人年龄要求，男性应为1983年1月1日以后出生，女性应为1981年1月1日以后出生。原则上团队其他参与人员年龄要求同上。

指南中“拟支持数为1~2项”是指：在同一研究方向下，当出现申报项目评审结果前两位评价相近、技术路线明显不同的情况时，可同时支持这2个项目。2个项目将采取分两个阶段支持的方式。第一阶段完成后将对2个项目执行情况进行评估，根据评估结果确定后续支持方式。

1. 光通信器件及集成技术

1.1 薄膜铌酸锂光子集成关键工艺及集成技术开发（共性技术类）

研究内容：针对当前欠缺薄膜铌酸锂光电子芯片加工工艺平台的问题，建设开放共享的薄膜铌酸锂光电子加工工艺平台。研究大尺寸高品质光学级铌酸锂晶体生长技术，建设薄膜铌酸锂光电器件工艺线，研究无源波导的传输和损耗问题，研制滤波、偏振、模式等各类无源器件，研制薄膜铌酸锂电光调制器件，进行

一定规模的集成。开发薄膜铌酸锂光电子芯片的耦合封装技术。支撑国家重点研发任务的实施，为我国关键科研院所和企业提供流片服务，为产业界和学术界提供开放共享的芯片加工平台。

考核指标：建设纳米级薄膜铌酸锂光电子芯片加工工艺平台，实现稳定的工艺流程，对社会开放共享。具体考核指标包括：（1）铌酸锂单晶晶圆直径 ≥ 8 英寸，长度不低于60 mm，偏振消光比优于10000:1，折射率不均匀性 $\leq 2 \times 10^{-4} / \text{cm}$ @1310nm&1550nm。（2）开发出薄膜铌酸锂波导的标准化制备方法，加工精度达到40 nm。波导宽度误差小于20 nm，刻蚀深度误差小于20 nm。波导传输损耗小于0.1 dB/cm，工艺可重复性优于90%。开发薄膜铌酸锂电调/热调波导器件的工艺，电调系数 $\leq 3 \text{ V} \cdot \text{cm} / \pi$ ，热调系数 $\leq 150 \text{ mW} / \pi$ 。基于此波导研制3dB耦合器、波分复用器/解复用器、微环谐振器、偏振分束器、可调滤波器、光开关，建立工艺开发包（PDK）。（3）开发出薄膜铌酸锂MZI调制器的标准结构与工艺参数，研制出标准薄膜铌酸锂调制器芯片，调制器芯片带宽大于70 GHz，半波电压小于3 V，器件性能波动幅度小于10%。（4）实现薄膜铌酸锂光电子芯片的规模化集成，单片集成度不低于20个单元器件。（5）开发标准化的薄膜铌酸锂光电子芯片的耦合封装技术，采用标准单模光纤与芯片耦合时，单端耦合损耗小于1.5 dB。开发薄膜铌酸锂集成芯片高性能射频封装技术，封装器件带宽 $\geq 50 \text{ GHz}$ 。（6）建成纳米级薄膜铌酸锂光电子芯片加工工艺平台，实现稳定的工艺流程，对社会开放共享。申报发明专利20

项以上，相关行业技术标准或 MSA 提案不少于 5 项，平台外单位的用户数不少于 20 家（以加工合同和加工费拨付凭证为准），支撑 3 项以上“信息光子技术”专项项目的研发，实现典型示范应用，为国内行业骨干企业和设计单位提供流片服务。

1.2 PLC 光子集成关键工艺及集成技术开发（共性技术类）

研究内容：针对我国 PLC 光子集成芯片工艺平台加工能力不足的问题，建设开放共享的 SiO₂ 基 PLC 光子集成加工工艺平台。建设和完善 SiO₂ 基 PLC 光子集成工艺线，研究掺杂 SiO₂ 无源波导的损耗和偏振等问题，研制功率分配、波分复用、热光调制、相干混频等各类无源器件；开发 SiO₂ 基 PLC 光子集成芯片的耦合封装及自动化测试技术。支撑国家重点研发任务的实施，为我国关键科研院所和企业提供流片服务，为产业界和学术界提供开放共享的芯片加工平台。促进我国 SiO₂ 基 PLC 核心光子芯片技术研发及产业化，服务我国光电子信息产业发展。

考核指标：（1）开发出掺杂 SiO₂ 波导的标准化制备方法，具备掺杂组分可调 SiO₂ 材料均匀生长、陡直刻蚀、低应力高温退火工艺，其中掺杂 SiO₂ 波导折射率差控制范围为：0.3%~2.5%，折射率均匀性 ± 0.0006 ，厚度均匀性 $\pm 2\%$ ，芯区刻蚀陡直度 $90^\circ \pm 1^\circ$ ，刻蚀深度 $\geq 7\mu\text{m}$ ，波导最小传输损耗小于 0.01 dB/cm，工艺可重复性优于 90%。基于掺杂 SiO₂ 波导研制加工无源和热调器件，包括 Y 分支结构及级联、波分复用器/解复用器、微环谐振器、热光可调衰减器；形成 Y 分支、AWG、MZI 标准工艺库；（2）开

发标准化的 SiO₂ 基 PLC 光子集成芯片的仿真设计软件、标准工艺 PDK、耦合封装技术，采用标准单模光纤与芯片耦合时，单端耦合损耗小于 0.5 dB；（3）打通 PLC 光子集成芯片仿真设计、加工制备和封测技术，整体水平达到国际先进工艺平台加工能力；（4）建成亚微米级 SiO₂ 基 PLC 光子集成芯片加工工艺平台，具备中试及小批量生产工艺技术能力，实现稳定的工艺流程，对社会开放共享；（5）申报专利 20 项以上，相关行业技术标准或 MSA 提案不少于 5 项，平台外单位的用户数不少于 30 家（以加工合同和加工费拨付凭证为准），支撑 3 项以上“信息光子技术”专项项目的研发，实现典型示范应用，为国内行业骨干企业和设计单位提供流片服务。

1.3 光电芯片全流程联合仿真技术研发（共性技术类）

研究内容：聚焦光电芯片的全链条光电联合设计需求，研制覆盖工艺模拟、器件设计、链路分析、版图绘制的全流程设计软件；研究高效率全波仿真、高精度模式求解和分析、载流子输运仿真、热力学仿真等核心算法；结合国内工艺线建立光电集成器件紧凑模型、工艺参数抽取及校准模型、可靠性和良率分析模型、链路时域和频域分析模型；开发三维计算机辅助设计引擎、光电联合自动布线和规则检查引擎；建立开放源代码的可扩展基础器件库，通过 PCELL 的调用实现光电芯片的快速设计；建立从核心器件至功能芯片的全流程层次化仿真设计新架构，实现光电芯片仿真设计工具产品化。

考核指标：（1）三维时域全波仿真算法单节点峰值计算速度不低于 4000 Mcells/s；器件紧凑模型与全波仿真结果误差小于 5%；联合工艺线开发 PDK，支持国内工艺平台不少于 2 个，器件库器件数量不少于 20 种；链路分析支持光电器件数量不少于 500 个；三维计算机辅助设计引擎支持刷新速度不低于 30fps@2K；版图绘制、自动布线及规则检查速度不低于 100 个器件/小时；（2）开发出可适用 III-V 族和硅、氮化硅、锗等多种材料体系下光电芯片仿真软件，与国外同类软件相比精度误差小于 5%；软件用户不少于 100 个，单位用户不少于 20 个，支撑 3 项以上“信息光子技术”专项项目的研发，实现典型示范应用；相关行业技术标准或 MSA 提案不少于 5 项，申请发明专利和软件著作权 15 项以上。

1.4 面向规模集成的高效硅基光波导放大器和激光器（关键核心技术类，拟支持 3 项）

研究内容：针对硅基光电集成发展所面临的瓶颈问题，开展可用于规模化硅光集成的光放大器和激光器研究。研究硅基发光的基础理论与方法，研制高增益、低损耗的硅基稀土掺杂光波导放大器；研究基于键合技术的硅光集成 SOA 放大器，实现片上高增益、高饱和功率光放大；研究基于掺杂玻璃材料的超小型低噪声光放大器；研究基于键合技术的大功率硅基 DFB 激光器，实现高性能硅光片上光源；研究高质量硅基 III-V 族外延关键工艺，研制电泵浦的高输出功率的硅基量子点激光器；研究高效新型波

导耦合器，使激光输出与 SOI 波导的基波场模高效耦合；开发 CMOS 工艺兼容的硅基光源与超低损耗波导以及其他无源器件的集成技术，完成芯片上光的放大和激光的高效耦合输出。

考核指标：研制出满足规模集成的通信波段、高增益、小尺寸硅基稀土掺杂光波导放大器，增益达到 5 dB/cm 以上，传输损耗低于 2 dB/cm；玻璃基掺杂的小型化光放大器信号增益 15 dB 以上，噪声系数 7 dB 以下，输出功率 10 dBm 以上；研制出基于键合技术的大功率硅基 DFB 激光器，输出光功率大于 20 mW，边模抑制比达到 40 dB，阈值电流小于 50 mA，工作温度范围 0~70°C；研制出低成本、高质量外延生长技术的硅基量子点激光器，激光器功率大于 30 mW，室温工作寿命大于 10 万小时，边模抑制比达到 40 dB，阈值电流小于 50 mA，业界标准条件下 1000 小时长期可靠性试验功率变化不超过 5%，满足温度在 0~70°C 正常工作。硅基光源与硅光波导的耦合效率大于 3 dB/每端面。实现典型示范应用，相关行业技术标准或 MSA 提案不少于 3 项，申请发明专利 20 项以上，技术就绪度不低于 6 级。

1.5 光电融合集成低功耗光频梳芯片（关键核心技术类）

研究内容：围绕微腔光频梳的产生和调控核心机理，以及相关激光器、微腔、调制器和探测器等有源无源器件光电集成关键技术，研究微腔光场演化规律与锁模机制；研究高稳定性和相干性锁模方法；研究微腔耦合和色散调控新机理与方法；研究超低阈值光学微腔的结构与加工工艺；研究电光调制光频梳技术和光

频梳相位噪声的转化规律；研究片上集成高效率激光器、高速低功耗电光调制器、大功率光电探测器及其与微腔的光电融合集成技术。

考核指标：（1）研制出适用于波分复用的宽光谱覆盖、高单梳齿功率的片上微腔光频梳器件，梳齿间隔 100 GHz，梳齿数不低于 30，单梳齿功率不低于 1 mW，RIN 噪声 < -145 dBc/Hz；（2）突破多种材料单片异质集成及混合集成的新工艺，研制出低重频、光电融合集成的有源微腔光频梳芯片，梳齿间隔 10 GHz，实现有源器件与微腔的片上全集成，参量振荡阈值 < 10 mW，合成的微波信号相位噪声低于 -120 dBc/Hz@100 kHz；（3）突破超低损耗电光材料加工工艺，研制出重复频率连续可调、光谱平坦的单片集成光频梳产生器件，实现多调制器单片集成，梳齿间隔可在 5~25 GHz 之间连续可调，10 dB 带宽内梳齿数不低于 40，光纤到光纤插入损耗小于 15 dB；（4）攻克超低功耗光频梳光电集成芯片相关的新机理、新方法与新工艺，研制出高质量超低功耗光电融合集成光频梳芯片与器件。实现典型示范应用，相关行业技术标准或 MSA 提案不少于 3 项，申请发明专利 20 项以上，技术就绪度不低于 6 级。

1.6 相干太赫兹探测阵列芯片（关键核心技术类）

研究内容：针对 6G 太赫兹波通信等应用需求，聚焦太赫兹波段阵列探测的光电融合感知集成芯片，突破抗干扰、多路并行传输和相干探测芯片关键技术，集成制备太赫兹高增益直接检测

和相干检测阵列芯片。开展集成超表面微纳结构研究，对光场的强度、相位、偏振等特性进行多维调控，获得超表面偏振、相位调控微结构，研制出高效率的太赫兹偏振和相位感知的新型探测芯片。

考核指标：（1）探测频段： 340 ± 20 GHz，阵列规模： 1×128 ，阵元间距：1~2 mm，支持直接检测和相干检测 2 种工作模式，直接检测帧频： ≥ 1 kHz，直接检测 NEP： ≤ 50 pW/Hz^(1/2)，相干检测帧频： ≥ 100 Hz，相干检测 NEP： ≤ 10 fW/Hz，变频损耗： ≤ 47 dB，工作环境温度： $-40\sim 50$ °C；（2）探测频段： 890 ± 45 GHz：阵列规模： 1×128 ，阵元间距：1~2 mm，支持直接检测和相干检测 2 种工作模式，直接检测帧频： ≥ 1 kHz，直接检测 NEP： ≤ 100 pW/Hz^(1/2)，相干检测帧频： ≥ 15 Hz，相干检测 NEP： ≤ 50 fW/Hz，变频损耗： ≤ 47 dB，工作环境温度： $-40\sim 50$ °C；（3）实现典型示范应用，相关行业技术标准或 MSA 提案不少于 3 项，申请发明专利 20 项以上，技术就绪度不低于 6 级。

1.7 通感测一体的阵列式微波光子关键技术(关键核心技术类)

研究内容：针对通信、传感、检测独立功能体系演进的资源规模和瓶颈，研究通感测一体微波光子关键技术，涉及信号共生共传、阵列化与信道化处理、多信道芯片与多波长器件等。重点研究微波光子通感测多模态信号一体化生成方法，以及跨光域与电域的共存传输理论与性能；研究通感测多功能交织下微波光子信号阵列化与信道化处理理论，以及并行时域、空域、频域多维

信号处理方法；研究支撑通感测一体化的幅度、频率、相位联合调控型多波长相干光源、多信道调制与多端口处理芯片及器件。

考核指标：完成微波光子多模态信号的共生方案，同时实现 3 种通感测功能：6G/B6G 大容量通信（容量不低于 100 Gbit/s）、高精度环境参量感知（分辨率达到厘米量级及以下）、宽开电磁环境检测（瞬时带宽不低于 20 GHz），并具备覆盖微波（2~30 GHz 范围中 1 个重要频段）、毫米波（30~100 GHz 范围中 1 个重要频段）、太赫兹波（100 GHz~10 THz 范围中 1 个重要频段）的能力；建立涵盖电光与光电转换、光纤非线性效应、无线多径效应、高移动性（500 km/h）多普勒频移效应等的通感测一体共传理论模型与仿真平台，对各种效应进行均衡和补偿，预测容量理论边界；完成基于多信道协同、矩阵分解与合成理论（ 8×8 ）的微波光子信号处理方案，实现宽带对消、多径解耦、深度去噪、稀疏时空频感知、多普勒频偏补偿等效果。研制幅/频/相灵活调控的相干多波长光源（信道数不低于 32），以及集多信道调制、复用、滤波、光路重构于一体的芯片与核心器件，工作带宽不低于 40 GHz。实现典型示范应用，申请发明专利 20 项以上，技术就绪度不低于 6 级。

1.8 多维复用基础理论研究（基础研究类）

研究内容：面向未来空分复用光通信系统应用，针对弱耦合少模、强耦合少模、弱耦合多芯、强耦合多芯等新型空分复用光纤，研究模与模之间、芯与芯之间能量的相互作用机理，建立空

分光纤的品质因数模型，牵引空分复用光纤设计优化；设计并制备少模、多芯等新型空分复用有源光纤；研究非理想条件（如材料性能微扰、结构微扰、机械应力、温度应力等干扰因素）下的实用化光信号传输信道模型；研究增加空间维度后的 QoT 模型，指导空分复用系统的传输能力评估。

考核指标：建立实用化的光纤物理模型，实现骨干、城域典型距离下空分复用光纤对损耗、色散、非线性、skew/空间模式色散、偏振损耗、模式相关损耗的评估偏差全部 $<10\%$ ；非理想条件下信道传输模型对外部应力的影响模拟与实验结果偏差 $<20\%$ ；QoT 模型与长距离实验的 SNR 评估精度偏差小于 0.5 dB ；在各层次模型综合指导下，设计并制备直径小于 $180\text{ }\mu\text{m}$ 空分光纤及配套模分复用器或 FI/FO 器件，并支持实验演示 2000 km 距离、 80 km Span 、skew/空间模式色散积累 $<10\text{ ns}$ 、频谱效率 $>50\text{ Bit/s/Hz}$ 的传输能力。相关行业技术标准或 MSA 提案不少于 3 项，申请发明专利 20 项以上，技术就绪度不低于 6 级。

1.9 超高速直调半导体激光器芯片（青年科学家项目）

研究内容：面向低成本高速光通信需求，研制超高速直调半导体激光器芯片。研究提升直调半导体激光器本征调制带宽的机理与方法；研究突破半导体激光器弛豫振荡频率限制并实现带宽拓展的物理机理与技术方案。掌握相关材料生长、器件设计与制备，以及性能表征技术。

考核指标：直接调制带宽 $\geq 67\text{ GHz}$ ；出光功率 $\geq 10\text{ dBm}$ ；边

模抑制比 ≥ 35 dB；业界标准条件下 1000 小时长期可靠性试验功率变化不超过 5%。直接模拟调制带宽指标达到国际领先水平，实现典型示范应用，申请不少于 10 项发明专利。

1.10 超小尺寸微纳电泵半导体激光器芯片（青年科学家项目）

研究内容：面向低功耗高速数据通信需求，研制超小尺寸微纳电泵半导体激光器芯片。研究提升微纳激光器出射方向性的机理与方法；突破激光器出射方向性需要构建分布反馈式反射镜的限制。掌握相关材料生长、器件设计与制备，以及性能表征技术。

考核指标：实现 C 波段通信窗口电泵激射；有源区面积 $\leq 10 \mu\text{m}^2$ ，发散角 $\leq 10^\circ$ ，激射阈值 $\leq 100 \text{ kA/cm}^2$ 。有源区面积指标达到国际领先水平，实现典型示范应用，申请不少于 10 项发明专利。

1.11 超高线性度电光调制器芯片（青年科学家项目）

研究内容：研究电光调制器的带宽以及非线性特性，聚焦器件材料的物理效应机制，利用电光相互作用新方法，从材料、器件结构、驱动方法、测试表征技术等方面出发，对电光调制器的线性度进行改进。探索复合光波导超模式、干涉与谐振级联结构的组合原理，突破传统材料对器件性能的限制，同时实现大带宽、大无杂散动态范围的电光调制器。

考核指标：研制出超高线性度电光调制器芯片，工作波长 1550 nm 的调制效率 $V_\pi L_\pi$ 高于 $2 \text{ V}\cdot\text{cm}$ ，纤到纤总体插入损耗 ≤ 6 dB，无杂散动态范围 $\geq 130 \text{ dB}\cdot\text{Hz}^{2/3}@10\text{GHz}$ ，电光调制 3dB 带宽 $\geq 40 \text{ GHz}$ 。无杂散动态范围指标达到国际领先水平，实现典型示

范应用，申请不少于 10 项发明专利。

1.12 高速可集成单光子探测器（青年科学家项目）

研究内容：研究单光子探测器的最佳工作机制，研制可集成的单光子级别的高灵敏度和高速光强度探测器。研究单光子探测阵列在高速单光子通信中的应用。

考核指标：实现对光信号在单光子级别上的高速（带宽 ≥ 2 GHz）探测和片上集成，单光子探测效率 $\geq 50\%$ ，探测波长为近红外（ ~ 900 nm）或通信波段，暗计数率 $\leq 10^{-5}/\text{gate}$ 。单光子级别探测宽带指标达到国际领先水平，实现至少两个探测器的片上集成及其典型示范应用，申请不少于 10 项发明专利。

1.13 超高品质因子光子集成芯片（青年科学家项目）

研究内容：面向高相干性光信号产生与处理的应用需求，开展超高品质因子光子集成芯片关键技术研究。研究光波导线性和非线性损耗机理，分析能量耗散过程，探索极低损耗的光子集成新材料、新结构和加工工艺。研究超高品质因子微型谐振腔的制备方法，探索光场模式、色散的灵活调控机制。研究波导与微腔的高效耦合原理与方法，实现片上耦合的微腔芯片。

考核指标：低损耗光波导传输线，损耗不大于 0.1 dB/m，长度不小于 1 米；片上耦合集成微腔，本征品质因子不小于 10^8 ，片上波导耦合效率大于 90%。片上耦合集成微腔本征品质因子指标达到国际领先水平，实现典型示范应用，申请不少于 10 项发明专利。

1.14 近零功耗非易失可重构光子器件（青年科学家项目）

研究内容：针对智能光计算对超大规模、超低功耗集成光子芯片技术的需求，开展非易失可重构光交叉阵列芯片关键技术研究。探索人工异质结构内光场、电场、热场的纳米尺度耦合机制，发展极大光学常数反差新型低损相变材料的硅基集成方法，研制 CMOS 后端工艺兼容的电致可重构非易失光交叉连接器，实现静态零功耗的片上光场调控。

考核指标：研制出硅基单片集成的相变非易失光子芯片。在通信波段内，相变薄膜 $\Delta n > 0.8$ 且 $\Delta k < 0.05$ ，非易失多态光开关插损 < 0.5 dB，串扰 < -20 dB，重构开关功耗 < 1 nJ，交叉阵列规模大于 8×8 ，实现近零功耗可重构。非易失光开关插损串扰指标达到国际领先水平，实现典型示范应用，申请不少于 10 项发明专利。

1.15 基于拓扑优化的多波长光子晶体激光器阵列芯片（青年科学家项目）

研究内容：深入研究光子晶体能带的鲁棒性及能带连续变化规律，基于拓扑优化的光子晶体结构，探索可兼容低成本的光刻技术，实现多波长激光器阵列光源的新原理及新方案，输出通道间隔满足 ITU 标准。

考核指标：实现 C 波段通信窗口 64 路波长间隔 100 GHz(0.8 nm)的大规模光子集成光源，激光器自发发射耦合因子大于 0.8，激光器平均阈值优于 0.06 kW/cm²，每路单模输出，单路功率大

于 10 dBm，边模抑制比 ≥ 30 dB，波长间隔 $100\text{GHz}\pm 20\text{GHz}$ ($0.8\text{nm}\pm 0.16\text{nm}$)。波长数与平均阈值等核心技术指标达到国际领先水平，实现典型示范应用，申请不少于 10 项发明专利。

1.16 光学全通滤波器（青年科学家项目）

研究内容：研究全通滤波器的内在机理，基于有损的无源波导实现幅频响应为常数、相频响应非线性的光学全通滤波器。提高全通滤波器的灵活性，实现全通滤波器相频响应的可调谐和可重构。研究低插损的高阶全通滤波，拓展全通滤波器的应用范围。研究基于全通滤波器的延时器，实现低功率抖动的可调延时；研究基于全通滤波器的微波光子移相器，实现低功率抖动的宽带微波光子移相。

考核指标：基于半导体无源波导研制出集成高阶光学全通滤波器，阶数 ≥ 3 ，平坦度优于 ± 0.1 dB，插入损耗（不包含耦合损耗）小于 5 dB，并实现滤波器的可调谐和可重构，响应时间 ≤ 100 μs 。基于高阶光学全通滤波器，实现 ns 级延时的光学可调延时器，改变延时大小时信号功率抖动 ≤ 0.3 dB；实现移相范围不小于 2π 、带宽不小于 40 GHz 的微波光子移相器，功率抖动 ≤ 0.3 dB。阶数、平坦度、延时量等综合指标达到国际领先水平，实现典型示范应用，申请不少于 10 项发明专利。

1.17 超宽带高隔离度非互易光子集成芯片（青年科学家项目）

研究内容：研究非互易光子集成芯片，实现近红外光通信波段光隔离器、光环行器和多端口非互易光学器件的硅基集成。研

究超宽带、温度稳定的硅基光波导集成非互易光学器件理论和设计方法；发展高性能非互易光学材料的硅基集成方法，实现低损耗、强非互易性磁光薄膜材料的硅基集成；突破磁光材料等非互易光学材料与硅基 CMOS 工艺兼容难题，发展硅基 CMOS 后端工艺兼容的非互易光子芯片集成技术。

考核指标：研制出硅基单片集成的磁光非互易光子芯片。芯片插损低于 3 dB，隔离度高于 25 dB，20 dB 隔离带宽大于 80 nm，覆盖 1530~1565 nm 波段，实现 8×8 端口间的非互易光传输。核心技术指标达到国际领先水平，实现典型示范应用，申请不少于 10 项发明专利。

2. 光计算与存储技术

2.1 光电混合 AI 加速计算芯片(关键核心技术类,拟支持 2 项)

研究内容：面向 CNN（卷积神经网络）中对卷积计算的算力需求，研究非相干光、相干光多波复用的卷积实现机理和方法，研制基于混合集成技术的光学卷积芯片，实现包括光源、模拟芯片、数字芯片在内的同步设计和综合集成方案；面向时序信息处理蓄水池计算网络对存储和算力的需求，研究光学蓄水池计算实现的机理与方法，研制支持规则拓扑实现与随机拓扑生成的片上光学蓄水池计算芯片。研制实现基于特殊应用优化的集成光学计算芯片方案。

考核指标：（1）研制出混合集成的光学卷积芯片，一维卷积单芯片最大支持 128 相量长度，二维卷积单芯片最大支持 128×128

规模矩阵，目标精度 8 bit，同时通过光学矩阵的波长数量大于等于 2 路，端到端单次时延小于 500 ps，能效比高于 10 TOPS/W，力求达到计算密度 1TMACs/s/mm²，完成数据智能搜索和查找应用场景演示，整体能效比相比同期电系统（GPU 和 FPGA 等）提升 10~100 倍；（2）研制出光学蓄水池计算芯片，有效输入输出端口不小于 128 路，隐含层 500 节点以上规模，系统归一化均方误差小于 0.05，完成多维时间序列数据异常检测和趋势预测应用场景演示；（3）完成光电芯片联合封装和控制，其中光芯片上主动单元数量大于 10000 个，完成主流卷积神经网络指标测试和演示，包括应用于 Imagenet 数据集的 Resnet50 神经网络演示，每秒处理图像数量不小于 5000 帧（>5000 fps），总能耗小于 150 W；（4）探索出适用于混合集成光学芯片的深度学习应用场景；（5）实现典型示范应用，相关行业技术标准或 MSA 提案不少于 3 项，申请不少于 20 项发明专利，技术就绪度不低于 6 级。

2.2 光学神经拟态计算系统（关键核心技术类）

研究内容：探索神经拟态处理模拟生物大脑处理机制，研究具备自适应性、稳健性和快速性的光学神经拟态脉冲网络。研究拟态神经网络实现架构、神经元的硬件实现（低损耗、可恢复、低阈值）和大规模相位调制芯片，研究脉冲神经元的时间编码机制、突触可塑性机制等的光学实现。研究激光器、探测器等非线性器件集成技术与扩展性，进行全光神经网络非线性材料及功能研究，并研究神经拟态网络训练算法。研究高速信号输入、大规

模探测阵列、光电接口线性与非线性计算神经网络架构。针对匹配目标追踪、基因分析等应用场景进行研究。

考核指标：（1）完成光脉冲神经网络理论研究，包括建立光脉冲网络可扩展性理论模型，至少可模拟 1000 个节点。模拟生物神经元的兴奋响应、抑制响应、不应期等性质，模拟突触可塑性机制，设计实现光脉冲神经网络的无监督/监督学习算法，可实现高准确度的元音单词识别，达到国际先进水平。（2）实现神经元个数>100 个，神经突触>1000 个，算力达到 10 TOPS，可以进行语音识别，完成准确率>90%的光脉冲神经网络芯片及原型制备。（3）研制大规模光学神经网络协处理器，技术指标满足当前目标跟踪、基因分析等场景的神经网络计算需求，最终实现光学神经网络协处理器的计算演示。实现典型示范应用，相关行业技术标准或 MSA 提案不少于 3 项，申请不少于 20 项发明专利，技术就绪度不低于 5 级。

2.3 PB 级超低功耗纳米光信息存储技术（关键核心技术类）

研究内容：研究超分辨光信息存储技术，突破衍射极限，实现 10 纳米以下分辨率的超分辨记录与读取，同时结合多维复用技术，实现等效单张标准光盘 1 PB 的容量的光信息存储技术，简化超分辨光学系统，降低超分辨率技术的能耗，实现单比特 10 fJ 的读写能耗。研究金属纳米颗粒、稀土掺杂纳米颗粒、量子点、石墨烯、拓扑绝缘体钙钛矿等新型纳米材料，结合有机、无机的晶态、非晶态等基质，开发适合超分辨光信息存储技术的长寿命光

信息存储材料，实现 200 年以上存储寿命。通过深度学习等人工智能技术，结合人工智能芯片，针对颜色、偏振、强度等光信息存储的特征参数，建立基于超分辨光信息存储技术的人工神经网络，实现大量并行的读写过程，从而达到 100 Gb/s 的存储速度。

考核指标：开发长寿命新型纳米复合材料，结合人工智能技术，实现低能耗纳米光子学光信息存储技术研发，实现 200 年连续的读写 1 PB 的信息，单数据点存储能耗优于 10 fJ/bit，数据读写速度达到 100 Gb/s。突破纳米光子学光信息存储技术，支撑下一代大数据中心数据存储向更长寿命、更高速度、更加节能方向发展。实现典型示范应用，相关行业技术标准或 MSA 提案不少于 3 项，申请不少于 20 项发明专利，技术就绪度不低于 4 级。

3. 光显示与交互技术

3.1 感存算一体光电融合芯片技术（关键核心技术类）

研究内容：面向视觉图像大数据边缘实时处理需求，研究智能化三维堆叠型视觉信息光电感存算芯片，包括：研究灰度、深度兼容成像并具备速度感知功能的多维度视觉信息传感技术，研制具备灰度、深度、速度等多维度信息感知功能的视觉传感器；研究基于深度神经网络的多维度视觉信息处理器架构及电路设计；研究二维三维融合视觉信息光电感存算芯片架构设计、视觉图像处理软硬件协同设计、多层三维堆叠集成技术，以及相关可靠性问题，研制智能化三维堆叠型视觉芯片，具备图像信息原位、智能化识别处理、语义分析及情感计算功能，具备大容量图像信

息存储功能。

考核指标：研制出多维度视觉信息传感器，二维视觉图像分辨率>500 万像素、成像速率>100 帧/秒，深度图像分辨率>100 万像素、三维成像速率>60 帧/秒，速度场分布图像分辨率>100 万像素、生成速率>30 帧/秒；研制出多维度视觉信息智能处理器和智能化三维堆叠型视觉信息光电感存算芯片，实现智能化检测、识别、目标跟踪以及语义分析、情感计算的实时处理，集成视觉存储器容量>100 M、视觉处理器算力>10 TOPS。研制出面向先进显示与交互应用的感存算一体光电融合系统芯片，建立技术优势。感存算融合芯片对特定数据集场景的 Top-5 目标识别率不低于 85%；对特定数据集的语义处理正确性解析度指标 PPL<20。实现典型示范应用，相关行业技术标准或 MSA 提案不少于 3 项，申请不少于 20 项发明专利，技术就绪度不低于 6 级。

3.2 高通量三维光场实时获取和感知技术(关键核心技术类)

研究内容：针对三维视觉感知与三维内容生成的能力和精度瓶颈，研究高通量光场获取与三维处理技术，实现对大范围视觉场景的高精准三维视觉感知和高逼真光场三维内容获取及呈现；研究面向宽视场大范围的高通量光场获取装置，实现宽视场大范围现实场景光场感知；研究宽视场高分辨的大范围动态场景的多对象三维表示与实时三维重建方法，支持具有平移+旋转自由度的自由视点绘制。

考核指标：构建基于三维动态场景实时光场获取及实时呈现

技术与系统，在医疗、工业、教育、文化等领域实现应用示范，形成国际领先的技术优势；针对高通量光场获取与三维处理技术、宽视场大范围高通量光场获取装置，实现 0.25 米到 200 米范围内场景连续深度信息的光场获取与感知，RGB 通道视频分辨率达到 10 亿像素/帧@30fps，深度信息分辨率达到 1 亿分辨率/帧@30fps，横向视场范围 ≥ 180 度，纵向视场范围 ≥ 60 度，深度精度误差 $\leq 1\text{mm}@2$ 米， $\leq 100\text{mm}@10$ 米， $\leq 5\text{m}@100$ 米；针对宽视场高分辨的大范围动态场景的多对象三维表示与三维重建方法，实现场景内的多动态对象高精度实时三维重建，三维重建精度： $\leq 1\text{mm}@2$ 米， $\leq 10\text{mm}$ （20 米外，相对精度），场景光场绘制速度 $\geq 30\text{fps}$ 。实现体系化典型示范应用，申请不少于 20 项技术发明专利，相关行业技术标准或 MSA 提案不少于 3 项，技术就绪度不低于 6 级。

3.3 临场真实感近眼三维显示技术与装置（关键核心技术类）

研究内容：围绕限制真实感近眼显示发展的高性能核心器件、便携呈现方案、质量评估方法以及移动混合现实应用等方面开展技术研究，研究面向人眼观察习惯的光场再现高分辨率三维显示方法，实现便携化光场近眼显示系统；研究大视角、非相干、低噪声全息近眼显示方法，实现高图像质量轻小型宽色域全息近眼显示方法；研究真实感近眼显示的性能测试与质量评价方法，建立面向近眼显示的真三维模型创建渲染以及性能参数测试平台和规范标准；研究端云协同的真三维混合现实场景构建、呈现与

应用。

考核指标：实现临场真实感近眼三维显示技术与装置，搭建近眼显示测试平台，覆盖深度、分辨率、清晰度、延时等核心参数，并在医疗、工业、军事、文化等领域进行应用，形成国际领先的技术优势；实现空间带宽积（ $\geq 10^7$ ），连续深度再现（0.25~10m），视场角大于 50 度，出瞳距离 18 mm 的条件下，眼动范围大于 16mm×14mm，轻质量（光学系统质量 ≤ 350 g），旨在保持高分辨率和大视角的基础上，实现符合人眼观看习惯（观看前后人眼融合范围变化统计值 $\leq 5D$ ，其中 D 为屈光度）的真实感近眼三维呈现技术和系统。实现体系化典型示范应用，申请不少于 20 项技术发明专利，国际行业标准提案不少于 2 项，技术就绪度不低于 6 级。